

POSSIBLE EN INTRA

INTRODUCTION À LA CONCEPTION VHDL POUR CIBLE FPGA

Face à la complexité croissante des architectures électroniques numériques, cette formation initie à la conception VHDL pour cibles FPGA, permettant de passer de la modélisation des fonctions au déploiement opérationnel sur FPGA, en maîtrisant synthèse et simulation.

**1535 € HT****3 JOURS** (21 H.)**VILLEURBANNE**

DU 03/06/2026 AU 05/06/2026

COMPÉTENCE PRINCIPALE VISÉE

Acquérir une méthodologie pour concevoir et implémenter des architectures VHDL sur cibles FPGA

LES + DE LA FORMATION

Volume important de travaux pratiques incluant la programmation VHDL, la simulation et la synthèse sur PC, le déploiement de maquettes FPGA, la prise en main des outils Xilinx ISE et la programmation via JTAG sur FPGA Spartan 3.



PUBLIC

- Ingénieurs et techniciens de bureaux d'études spécialisés dans la conception et le prototypage d'architectures en électronique numérique complexes, basées sur des cibles FPGA



PRÉREQUIS

- Connaissances de base et expérience en conception électronique numérique souhaitables



OBJECTIFS PÉDAGOGIQUES

- Maîtriser les principes de conception VHDL et la décomposition modulaire d'un projet FPGA.
- Programmer, simuler et synthétiser des architectures numériques complexes en VHDL.
- Mettre en œuvre et tester une maquette fonctionnelle sur cible FPGA

CONTENU

PARTIE 1 - CONCEPTION

- Méthodologie de conception
- Décomposition modulaire
- Machines d'états

PARTIE 2 - LE LANGAGE VHDL POUR LA SYNTHÈSE

- Types
- Unités de conception
- Simulations événementielles
- Présentations des plateformes FPGA Xilinx

PARTIE 3 - LE LANGAGE VHDL ET LES STRUCTURES

- Instructions séquentielles et concurrentes
- Descriptions structurelles et comportementales
- Déploiement de la maquette de validation

PARTIE 4 - LES COMPOSANTS PROGRAMMABLES

- CPLD / FPGA : Choisir un composant
- Travaux pratiques et programmation VHDL
- Prise en main d'un outil de simulation
- Prise en main d'un outil de synthèse VHDL
- Programmation d'une cible FPGA

PARTIE 5 - COMPLÉMENTS DE VHDL ET SYNTHÈSE COMPORTEMENTALE

- Synthèse de machines à états
- Librairies IEEE
- Fonctions et procédures
- Synthèse partie opérative et partie contrôle
- Optimisation de la synthèse relativement à une cible et un cahier des charges donnés

ÉQUIPE PÉDAGOGIQUE

Enseignants, enseignants-chercheurs du département
Génie Electrique

MOYENS ET MÉTHODES PÉDAGOGIQUES

Alternance de cours et de travaux pratiques sur PC équipés d'outils de CAO électronique de simulation et de synthèse.

Approfondissement par des exemples de conception d'architectures VHDL.

Synthèse logique et programmation de FPGA de Xilinx avec l'outil ISE.

Utilisation de modules de programmation via JTAG de FPGA
\\\"starter kit\\\" SPARTAN 3.

PROCHAINE SESSION

VILLEURBANNE : DU 03/06/2026 AU 05/06/2026

Frais pédagogiques individuels : 1 535 € H.T. (* Repas inclus)

L'ouverture de la session est conditionnée par un nombre minimum de participants. Nous consulter pour d'autres dates.

98,8%
de clients
satisfaits*

* enquête réalisée auprès
de nos clients en
septembre 2024

ÉVALUATION ET RÉSULTATS

Évaluation des acquis de la formation

Évaluation des acquis des apprenants par auto-examen. 90.4% des apprenants ont acquis la compétence principale visée. (sur 250 apprenants évalués sur cette thématique depuis 2020)

Évaluation de la satisfaction des participants en fin de formation (Niveau 1 KIRKPATRICK)

4.4 par les participants. (sur 412 participants ayant suivi une formation dans la thématique depuis 2020)



RENSEIGNEMENTS ET INSCRIPTION

Tel : +33 (0)4 72 43 83 93

Fax : +33 (0)4 72 44 34 24

mail : formation@insavalor.fr

Préinscription sur formation.insavalor.fr

Accueil des personnes en situation de handicap
nécessitant un besoin spécifique d'accompagnement :
nous contacter à l'inscription.

Actualisée le 12/09/2025